

# 适用于晶振输出性能仿真的IBIS模型

作者:Conor Healey  
Abracon定时与同步助理产品工程师

## [目录](#)

前言

IBIS模型概况

输入/输出缓冲器信息规范 (IBIS)

隐私优势

加快仿真速度

结论

参考资料

## 前言

在大型电路设计中, IBIS模型是用于仿真振荡器性能的紧凑而又安全的标准模型。系统级设计人员可以利用Abracon提供的振荡器IBIS模型来简化并加快设计过程。下图1展示了从Abracon的ASDDV系列(CMOS信号输出晶振) IBIS模型中摘录的示例。

```
[IBIS ver]      3.2
[File name]    asddv33c.ibs
[File Rev]     4.0
[Date]        Monday Oct 18 2021

[Disclaimer]   This information is for modeling purposes only and is not
                guaranteed.
[Copyright]    Copyright Abracon, LLC
                All Rights Reserved

|
|*****
|
|                               Component ASDDV33C
|*****
|
[Component]    ASDDV33C
[Manufacturer] Abracon, LLC
[Package]
| variable      typ          min          max
R_pkg          0.1800         NA           NA
L_pkg          5.0000nH       NA           NA
C_pkg          1.0000pF      NA           NA
|
[Pin]  signal_name      model_name      R_pin      L_pin      C_pin
1      NC                NC            NA         NA         NA
2      vss                GND           0.1200    1.6000nH  0.0F
3      output            ASDDV33C     0.1100    1.4000nH  0.1100pF
4      vdd                POWER        0.1200    1.6000nH  0.0F
|
```

图1:ASDDV IBIS模型文件头信息

## IBIS模型概况

IBIS模型描述了IC经过缓冲器之后、与系统其它模块交互的输入输出建模信息。为此, IBIS模型保存了IC的行为信息, 如: 电流与电压以及电压与时间之间的关系, 但是并不保存IC任何结构信息。由于需要提取的集成电路(IC)数据很少, 因此这种数据保存方法在建模振荡器时具有信息安全优势。这种数据保存方法的另一大优势是它在确定输入/输出动态范围时不需要太多的数据处理, 从而可以加快仿真与分析。

## 输入/输出缓冲器信息规范

IBIS表示输入/输出缓冲器信息规范。因此，IBIS模型描述了在输入与输出缓冲器之外的电路剩余部分能够察觉的振荡器行为模型。因为振荡器的每个焊盘均可视为一个等效电路，这些缓冲器可将建模部分的内部组件与电路的剩余部分分开。图2展示了一个简化的设计模型，它将内部振荡器电路从其所在的大型系统中隔离开来。

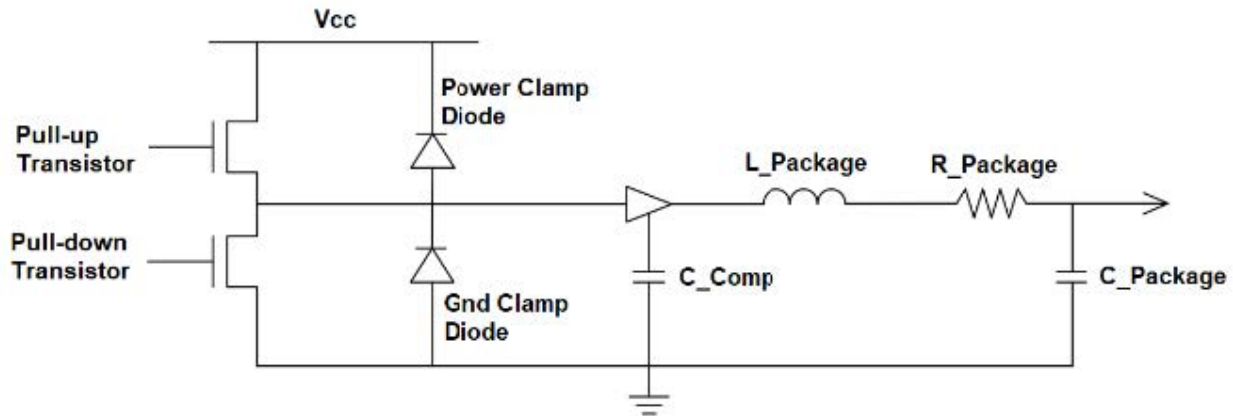


图2: 输入/输出缓冲器电路

此模型采用电源与地的钳位设计来确保电压相对于振荡器Vdd与地保持在容许范围内。此外，这也意味着，等效电路可表示为电阻、电感与电容。每个焊盘所保存的行为信息确定了它如何与电路剩余部分相互作用。其中包括电流与电压的关系，如：上拉、下拉、电源钳位与地钳位信息以及上升与下降波形等电压与时间数据。

## 隐私优势

IBIS模型可以共享有关振荡器行为的信息，同时很少透露IC设计信息。与其他仿真模型相比，这可以降低暴露IC组件与设计的风险，这是因为IBIS模型不保存任何有关IC的结构信息。

用户可以检查振荡器产品结构模型的内部特征。不过，IBIS属于行为模型，也就是说它们可以记录电流、电压与时间之间的关系，以便随后在仿真电路中重现。这样就能够在不暴露振荡器本身任何结构特性的情况下将其性能集成到大型系统的设计中。表1是IBIS摘录，显示了Abracon的ASDDV系列CMOS振荡器的上升输出波形。

[Rising Waveform]			
R_fixture = 50			
V_fixture = 0.0			
Time	V(typ)	V(min)	V(max)
0.0s	0.0V	0.0V	0.0V
0.20ns	14.680mV	10.330mV	18.450mV
0.40ns	61.800mV	5.427mV	0.175V
0.60ns	0.446V	0.181V	0.798V
0.80ns	0.954V	0.483V	1.469V
1.00ns	1.381V	0.799V	1.935V
1.20ns	1.653V	1.082V	2.129V
...	...	...	...

表1: Abracon ASDDV系列上升波形

图3根据表1所示信息绘制而成。图4显示了相应的下降波形图。

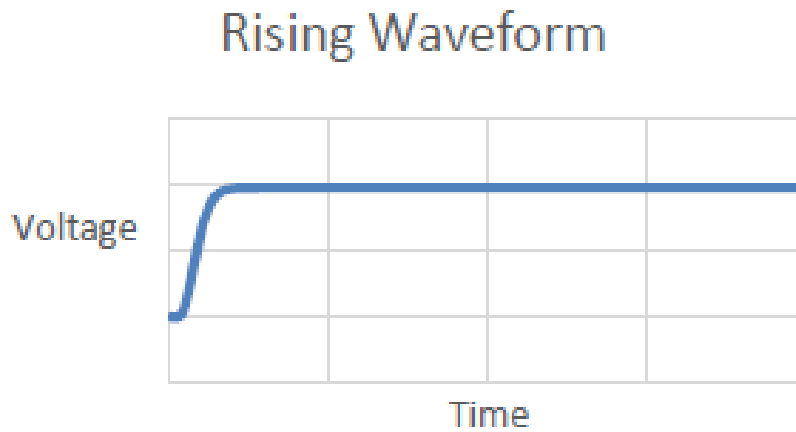


图3: Abracon ASDDV系列上升波形

## Falling Waveform

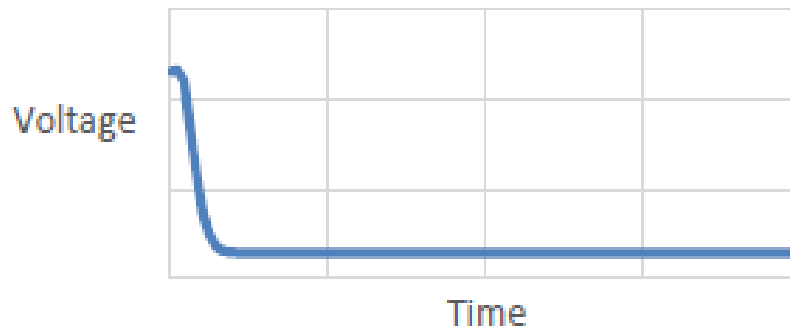


图4: Abracon ASDDV系列下降波形

## 加快仿真速度

与结构模型相比, IBIS模型可以实现速度更快的仿真。根据实证测量, IBIS可以将行为信息保存为查找表, 如图1所示。这些查找表描述了振荡器如何响应电路的其余部分, 如: 输入I-V关系与输出波形(V-T)。这样能够为软件提供预先测量的结果, 而不需要计算IC内部复杂的组件之间的相互作用, 与此同时只需要一小部分处理能力即可提供与结构模型相同的功能。

## 结论

与通用结构模型相比, 使用IBIS模型来表示晶振能够加快仿真速度并提高仿真安全性。这是一种宝贵优势, 因为它使制造商能够更加自由地共享产品仿真工具, 同时使设计人员能够快速、轻松地计算设计方案中振荡器所带来的效果。希望高效、安全地仿真其时钟信号的系统级设计人员可以通过engineering@abracon.com联系我们, 获取适用于任何Abracon振荡器的IBIS模型。Abracon对IBIS模型进行验证, 以确保它们符合IBIS开放论坛标准, 同时保证我们产品的仿真可靠性。在我们的网站可以获取上述示例所用的IBIS模型 (Abracon的ASDDV系列晶振)。

## 参考资料

[1] ASDDV

a. <https://abracon.com/Support/IBIS/asddv33c.ibs>

[2] IBIS Modeling Cookbook

a. <https://ibis.org/cookbook/cookbook-v4.pdf>

[3] IBIS Open Forum

a. <http://ibis.org/>

[4] MicroSemi IBIS/IBIS-AMI Models: Background and Usage

a. [https://www.microsemi.com/document-portal/doc\\_view/129955-ac292-ibis-models-background-and-usage-application-notes](https://www.microsemi.com/document-portal/doc_view/129955-ac292-ibis-models-background-and-usage-application-notes)

[5] Texas Instruments: An Introduction to IBIS Modeling

a. <https://www.ti.com/lit/an/snla046/snla046.pdf?ts=1655436002284>